

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08202321 A**(43) Date of publication of application: **09.08.96**

(51) Int. Cl. **G09G 5/00**
G09G 5/00
G06F 3/14
G09G 5/14
H04N 5/268
H04N 5/44

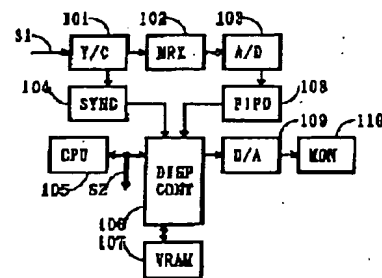
(21) Application number: **07007599**(71) Applicant: **FUJITSU GENERAL LTD**(22) Date of filing: **20.01.95**(72) Inventor: **OKA SHIGEKAZU****(54) TELEVISION PERSONAL COMPUTER****(57) Abstract:**

PURPOSE: To provide a television personal computer performing a changed over display between a personal computer picture and a television video with simple constitution.

CONSTITUTION: After an input television video signal S1 is demodulated into a luminance signal and a chromacity signal is a chrominance signal demodulation circuit 101, they are inputted to a matrix circuit 102 to obtain the signal of three-primary colors and the signal is made to be a digital video signal by an analog-digital conversion circuit 103 and the digital signal is inputted to a FIFO 108. In the FIFO 108, the synchronizing frequency of the input video signal is converted into a display synchronizing frequency of a personal computer picture to be inputted to a display control circuit 106 controlled by a CPU 105. On the other hand, the synchronizing signal of the television video signal obtained by using a synchronizing signal separating circuit 104 is also inputted to the display control circuit 106 to attain a synchronization with the television video. Thus, video displays such as the display of a personal computer full screen, the display of a television full screen, the superimposed display

between both screens and so forth are obtained by outputting a television video signal and a personal computer picture signal while changing over them in th display control circuit 106.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 0 2 3 2 1

(43) 公開日 平成 8 年 (1996) 8 月 9 日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G	5/00	5 1 0 S	9377-5 H	
		X	9377-5 H	
		5 5 5 K	9377-5 H	
G 0 6 F	3/14	3 6 0 A		
G 0 9 G	5/14	E	9377-5 H	
審査請求 未請求 請求項の数 9			O L	(全 7 頁) 最終頁に続く

(21) 出願番号 特願平 7-7599

(22) 出願日 平成 7 年 (1995) 1 月 20 日

(71) 出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長 1116 番地

(72) 発明者 岡 重和

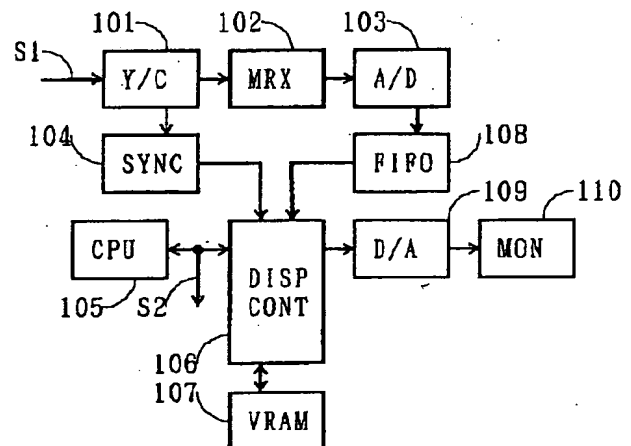
川崎市高津区末長 1116 番地 株式会社富士通ゼネラル内

(54) 【発明の名称】 テレビパソコン

(57) 【要約】

【目的】 簡単な構成で、パソコン画像とテレビ映像との切替表示を行うパソコンテレビを提供する。

【構成】 入力テレビ映像信号 S1 を色信号復調回路 101 で輝度信号と色度信号とに復調後マトリクス回路 102 に入力し、三原色信号を得アナログ/デジタル変換回路 103 でデジタルビデオ信号として FIFO 108 に入力する。FIFO 108 では、入力ビデオ信号の同期周波数から、パソコン画像の表示同期周波数に変換し CPU 105 で制御する表示制御回路 106 に入力される。他方同期信号分離回路 104 を用い得られるテレビ映像信号の同期信号も同表示制御回路 106 に入力し、テレビ映像との同期を図る。表示制御回路 106 でテレビ映像信号とパソコン画像信号とを切り換えて出力しパソコン全画面、テレビ全画面、両画面のスーパーインポーズ等の映像表示を得る。



【特許請求の範囲】

【請求項1】 映像信号取り込み機能を備えたパソコンにおいて、パソコン画像表示機能と2ポートFIFO

(First In First Out) メモリを備え、パソコン画像信号とテレビ映像信号とを切り換えて表示することを特徴としたテレビパソコン。

【請求項2】 外部からの切換指令機構と、パソコン画像信号とFIFO (First In First Out) 出力信号との切換機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示することを特徴とした請求項1記載のテレビパソコン。

【請求項3】 映像信号のゲート機構を備え、パソコン画像信号とテレビ映像信号とを切り換えて任意の表示位置に表示することを特徴とした請求項1又は2記載のテレビパソコン。

【請求項4】 FIFO (First In First Out) メモリの読み出しクロック信号は、パソコン画像信号のクロックと同一とすることを特徴とした請求項1、2又は3記載のテレビパソコン。

【請求項5】 FIFO (First In First Out) メモリは1ラインメモリとすることを特徴とした請求項1、2、3又は4記載のテレビパソコン。

【請求項6】 テレビ映像信号取り込み機能を備えたパソコンにおいて、パソコン画像表示機能とPIP (Picture In Picture) コントローラを備え、縮小した映像信号をパソコン画像の中に表示することを特徴としたテレビパソコン。

【請求項7】 外部からの切換指令機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示することを特徴とした請求項6記載のテレビパソコン。

【請求項8】 PIP (Picture In Picture) コントローラには1/4画面分のビデオRAMを備え、テレビ映像画面の最大1/4の縮小画面又は全画面を切り換え表示することを特徴とした請求項6又は7記載のテレビパソコン。

【請求項9】 パソコン画像信号の同期信号とテレビ映像信号の同期信号切換機構を備え、パソコン画像のみを表示するときは、パソコン画像の同期信号を使用し、テレビ映像信号を表示するときは、テレビ映像信号の各同期信号に切り換えて表示することを特徴とした請求項1、2、3、5、6、7又は8記載のテレビパソコン。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、単一同期のパソコン表示用モニタに、パソコン画像と切り換えて、容易にテレビ映像を表示するテレビパソコンに関する。

【0002】

【従来の技術】 図6は、パソコンモニタ上にビデオ映像を表示するテレビパソコンの従来例の概要ブロック図で

ある。表示する入力NTSCテレビ映像信号S1は先ず、色信号復調回路1で輝度信号と色度信号とに復調された後マトリクス回路2に入力され、三原色信号R

(赤) G (緑)、B (青) に変換される。続いてアナログ/デジタル変換回路3に入力してデジタルビデオ信号が得られる。このデジタルビデオ信号は、CPU5で制御する表示制御回路6に入力される。輝度信号から同期信号分離回路4を用い得られる同期信号も同表示制御回路6に入力され、テレビ映像信号との同期が図られる。表示制御回路6では、デジタルビデオ信号とCPU5の制御によりデータバスS2を介して入力されるパソコン画像信号とを切り換えて、表示画像データを記憶するビデオRAM7に記憶し、これをリフレッシュ信号としてデジタル映像信号を出力する。デジタル映像信号はデジタル/アナログ変換回路8でアナログ信号とされ、映像モニタ9に供給することで、パソコン全画面、テレビ全画面、両画面のスーパーインポーズ等の映像表示が得られる。しかし、この構成では、どのような表示を行うかは、パソコンのアプリケーションソフトによって決まるため、任意のソフトを実行中に任意の時間にテレビ映像を表示することが出来ない。又テレビ映像を任意の位置に縮小して表示する場合には、専用のプログラムによる処理が必要となる等の問題がある。

【0003】

【発明が解決しようとする課題】 本発明は、上記問題点に鑑みなされたもので、簡単にパソコン画像とテレビ映像との切換表示ができるパソコンテレビに関する。

【0004】

【課題を解決するための手段】 2ポートFIFO (First In First Out) メモリを備え、パソコン画像信号とテレビ映像信号とを切り換えて表示する。

【0005】 外部からの切換指令機構と、パソコン画像信号とFIFO (First In First Out) 出力信号との切換機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示する。

【0006】 映像信号のゲート機構を備え、パソコン画像信号とテレビ映像信号とを切り換えて任意の表示位置に表示する。

【0007】 FIFO (First In First Out) メモリの読み出しクロック信号は、パソコン画像信号のクロックと同一とする。

【0008】 FIFO (First In First Out) メモリは、1ラインメモリとする。

【0009】 パソコン画像表示機能とPIP (Picture In Picture) コントローラを備え、縮小した映像信号をパソコン画像の中に表示する。

【0010】 外部からの切換指令機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示する。

【0011】 汎用PIP (Picture In Picture) コントローラ

ラには1/4画面分のビデオRAMを備え、テレビ画面の最大1/4の縮小画面又は全画面を切り換え表示する。

【0012】パソコン画像信号の同期信号とテレビ映像信号の同期信号切換機構を備え、パソコン画像のみを表示するときは、パソコン画像の同期信号を使用し、テレビ映像信号を表示するときは、テレビ映像信号の各同期信号に切り換えて表示する。

【0013】

【作用】2ポートFIFO (First In First Out) メモリを備え、パソコン画像信号とテレビ映像信号とを切り換えて表示することで、簡単な構成でテレビパソコン表示ができる。

【0014】外部からの切換指令機構と、パソコン画像信号とFIFO (First In First Out) 出力信号との切換機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示することで、パソコンで動作しているアプリケーションソフトによらずに、任意の時間にテレビやビデオの映像表示に切り換えられる。

【0015】映像信号のゲート機構を備え、パソコン画像信号とテレビ映像信号とを切り換えて任意の表示位置に表示することで、簡単な構成で、任意の場所に映像信号に切り換え表示ができる。

【0016】FIFO (First In First Out) メモリの読み出しクロック信号は、パソコン画像信号のクロックと同一とすることで、切り換え時の同期乱れが無くなる。

【0017】FIFO (First In First Out) メモリは1ラインメモリとすることで、最小規模のメモリで初期の機能を達成できる。

【0018】パソコン画像表示機能と汎用PIP (Picture In Picture) コントローラを備え、縮小した映像信号をパソコン表示データとして取り込んで表示することで、簡単な構成で、テレビ映像の縮小表示が可能となる。

【0019】外部からの切換指令機構と、パソコン画像信号とFIFO出力信号との切換機構を備え、外部からの切換指令により、パソコン画像信号とテレビ映像信号とを切り換えて表示することで、任意の時間にテレビ映像の縮小画面が表示できる。

【0020】汎用PIP (Picture In Picture) コントローラには1/4画面分のビデオRAMを備え、テレビ画面の最大1/4の縮小画面又は全画面を切り換え表示することで、最小のハード構成で、実用上十分な縮小表示機能が得られる。

【0021】パソコン画像の同期信号とテレビ映像信号の同期信号との各切換機構を備え、パソコン画像のみを表示するときは、パソコン画像の同期信号を使用し、テレビ映像信号を表示するときは、テレビ映像信号の各同期信号に切り換えて表示することで、パソコン表示時

は、リフレッシュレートを速くして文字情報等のコントラストの強い画像でもフリッカを軽減し、テレビ映像を表示する時には、テレビの同期信号を使用し、簡単な構成で同期がとれる。

【0022】

【実施例】以下、本発明によるテレビパソコンについて、図を用いて詳細に説明する。図1は、本発明によるテレビパソコンの一実施例である。表示する入力NTSCテレビ映像信号S1は先ず、色信号復調回路101で輝度信号と色度信号とに復調された後マトリクス回路102に入力され、三原色信号R (赤) G (緑)、B

(青)に変換される。続いてアナログ/デジタル変換回路103に入力してデジタルビデオ信号が得られる。

このデジタルビデオ信号は、FIFO (First In First Out) メモリ108に入力される。FIFO (First In First Out) メモリ108では、入力ビデオ信号の水平周波数15.75KHzに対応するクロック周波数で入力映像信号を読み込み、パソコン画像の表示水平周波数31.5KHzに対応するクロック周波数で読み

出され、CPU105で制御する表示制御回路106に入力される。このFIFOは1ラインメモリとすることができる。他方輝度信号から同期信号分離回路104を用い得られる同期信号も同表示制御回路106に入力され、テレビ映像との同期が図られる。表示制御回路106では、デジタルビデオ信号とCPU105の制御によりデータバスS2を介して入力されるパソコン画像信号とを切り換えて、表示画像データを記憶するビデオRAM107に記憶し、これをリフレッシュ信号としてデ

ジタル映像信号を出力する。デジタル映像信号はデジタル/アナログ変換回路109でアナログ信号とされ、映像モニタ110に供給することで、パソコン全画面、テレビ全画面、両画面のスーパーインポーズ等の映像表示が得られる。この構成によると表示制御回路106に入力される映像信号は、パソコン画像の表示クロックに変換されているため簡単な構成で、パソコンテレビが構築できる。

【0023】図2は、本発明によるテレビパソコンの別の実施例である。表示する入力NTSC映像信号S1は先ず、色信号復調回路201で輝度信号と色度信号とに復調された後マトリクス回路202に入力され、三原色信号R (赤) G (緑)、B (青)に変換される。続いてアナログ/デジタル変換回路203に入力してデジタルビデオ信号が得られる。このデジタルビデオ信号は、FIFO (First In First Out) メモリ208にテレビ映像信号の水平周波数15.75KHzに対応するクロック周波数で入力され、パソコン画像の表示水平周波数31.5KHzに対応するクロック周波数で読み出された後デジタルビデオ切換器209の一方の入力端子に入力される。このFIFOは1ラインメモリとすることができる。CPU205で制御する表示制御回路2

06からはパソコン画像信号が出力され、デジタルビデオ切換器209の他方に入力される。このデジタルビデオ切換器209は、リモコン213で制御される切換信号発生器212からの切換信号で、テレビ映像信号又はパソコン画像信号が選択され、デジタル/アナログ変換回路210でアナログ信号として、映像モニタ211に供給することで、パソコン全画面、テレビ全画面、両画面のスーパーインポーズ等の映像表示が得られる。輝度信号から同期信号分離回路204を用い得られる同期信号は同表示制御回路206に入力され、テレビ映像との同期が図られる。この構成によるとリモコン213により外部から、任意の時間に映像信号またはパソコン画像が切り換えて表示することができる。

【0024】図3は、本発明によるテレビパソコンの他の実施例である。表示する入力NTSCテレビ映像信号S1はまず、色信号復調回路301で輝度信号と色度信号とに復調された後マトリクス回路302に入力され、三原色信号R(赤)G(緑)、B(青)に変換される。続いてアナログ/デジタル変換回路303に入力してデジタルビデオ信号が得られる。このデジタルビデオ信号は、FIFO(First In First Out)メモリ308に入力ビデオ信号の水平周波数15.75KHzに対応するクロック周波数で入力され、パソコン画像の表示水平周波数31.5KHzに対応するクロック周波数で読み出され外部リモコンで制御させれデジタルビデオ信号ゲート310で実際に表示する映像信号のみを切り出し、同信号のオア回路311の一方の入力端子に入力される。このFIFOは1ラインメモリとすることができる。他方CPU305で制御する表示制御回路306からはパソコン画像信号が出力され、同外部リモコンで制御させれデジタルビデオ信号ゲート回路308で表示パソコン画像信号のみを切り出し、同信号のオア回路311のもう一方の入力端子に入力される。このデジタルビデオ信号ゲート回路310及び308は外部リモコン315で制御される切換信号発生器314からの切換信号で、テレビ映像信号又はパソコン画像信号が切り出され、前記オア回路311で合成後、デジタル/アナログ変換回路312でアナログ信号とされ、映像モニタ313に供給することで、パソコン全画面、テレビ全画面、両画面のスーパーインポーズ等の映像表示が得られる。輝度信号から同期信号分離回路304を用い得られる同期信号は前記外部リモコン信号で制御される切り換え信号でゲート回路316で制御され、パソコン画像のみの表示のときは、表示制御器306で生成する同期信号を使用し、映像信号を表示するには、入力映像信号の同期信号を使用するようにし、入力映像信号との同期が図られる。この構成によるとリモコン315により外部から、任意の時間に映像信号またはパソコン画像が切り換えて表示することができる。

【0025】図4は、本発明によるテレビパソコンのも

う1つの一実施例である。表示する入力NTSCテレビ映像信号S1はまず、色信号復調回路401で輝度信号と色度信号とに復調された後マトリクス回路402に入力され、三原色信号R(赤)G(緑)、B(青)に変換される。続いてアナログ/デジタル変換回路403でデジタルビデオ信号に変換後、PIP(Picture In Picture)コントローラ408に入力さる。PIPコントローラ408は、CPU405の制御により表示制御回路406で生成するパソコン画像信号ライン上に置かれ、CPU405の設定に従って入力テレビ映像信号を間引いて縮小信号を作成し、指定の開始位置から出力する。PIPコントローラ408には、最大1/4画面分のテレビ映像信号を記憶するビデオRAM409が装備され、実用上必要な最大1/4画面の縮小テレビ映像信号が作れる。全画面テレビ表示のときは、このビデオRAMを使用せずPIPコントローラで、入力テレビ映像信号の水平周波数15.75KHzに対応するクロック周波数から、パソコン画像の表示水平周波数31.5KHzに変換して表示信号とする。テレビ映像信号全画面表示のときは、輝度信号から同期信号分離回路404を用い得られる同期信号を表示制御回路406に入力し、テレビ映像との同期が図られる。PIP408の出力はデジタル/アナログ変換回路410でアナログ信号とされ、映像モニタ411に供給することで、パソコン全画面、テレビ全画面、テレビ縮小画面、両画面のスーパーインポーズ等の映像表示が得られる。この構成によるとPIPコントローラ408で予めテレビ映像信号の縮小、表示位置制御が行われるため、簡単に前記表示が得られる。

【0026】図5は、本発明によるテレビパソコンの別のもう1つの実施例である。表示する入力NTSCテレビ映像信号S1はまず、色信号復調回路501で輝度信号と色度信号とに復調された後マトリクス回路502に入力され、三原色信号R(赤)G(緑)、B(青)に変換される。続いてアナログ/デジタル変換回路503にてデジタルビデオ信号とした後、PIP(Picture In Picture)コントローラ508に入力さる。PIPコントローラ508は、CPU505の制御により表示制御回路506で生成するパソコン画像信号ライン上に置かれ、外部リモコン514によって動作する制御回路513の設定に従って入力テレビ映像信号を間引いて縮小信号を作成して指定の開始位置から出力する。PIPコントローラ508には、最大1/4画面分のテレビ映像信号を記憶するビデオRAM509が接続され、実用上必要な最大1/4画面の縮小テレビ映像が表示できる。全画面テレビ表示のときは、このビデオRAMを使用せずPIPコントローラで、入力テレビ映像信号の水平周波数15.75KHzに対応するクロック周波数から、パソコン画像の表示水平周波数31.5KHzに変換し、表示信号とする。映像信号全画面表示のときは、輝

度信号から同期信号分離回路504を用い得られる同期信号も同表示制御回路506に入力され、テレビ映像との同期が図られる。この構成によるとリモコン514により外部から、任意の大きさを任意の位置に望む時にテレビ映像またはパソコン画像を切り換えて表示することができる。

【0027】

【発明の効果】以上説明したように、本発明のよるテレビパソコンでは、FIFO又は、PIPを使用することで、簡単な構成でテレビパソコン表示ができる。外部からリモコン等で制御することで、パソコンで動作しているアプリケーションソフトによらずに、簡単な構成で、任意の場所に、任意の時間にテレビやビデオの映像表示に切り換え表示ができる。パソコン画像信号の同期信号をテレビ映像信号の同期信号と同期させることで、切り換え時の同期乱れが無くなる。FIFOは1ラインメモリとすることで、最小規模のメモリで初期の機能を得ることができる。PIPに装備するビデオメモリは画面の1/4の容量とすることで、最小のハード構成で、実用上十分な縮小表示機能を得られる。パソコン画像のみ表示時には、パソコン画像信号の同期信号を使用し、テレビ映像を表示するときは、テレビ映像信号の同期信号を使用することで、パソコン画像のみの表示ではリフレッシュレートを速くして文字情報等のコントラストの強い画像でもフリッカを軽減し、テレビ映像を表示する時には、テレビの同期信号を使用することで、簡単な構成でテレビ映像信号と同期がとれる。

【図面の簡単な説明】

【図1】本発明によるパソコンテレビの1実施例の主要部のブロック図である。

【図2】本発明によるパソコンテレビのもう1つの実施例の主要部のブロック図である。

【図3】本発明によるパソコンテレビの別の実施例の主要部のブロック図である。

【図4】本発明によるパソコンテレビの他の実施例の主要部のブロック図である。

【図5】本発明によるパソコンテレビの別のもう1つの実施例の主要部のブロック図である。

【図6】従来のパソコンテレビの実施例の主要部のブロック図である。

【符号の説明】

S1 入力テレビ映像信号

S2 パソコンバス信号

101 輝度信号/色度信号分離回路

102 マトリクス回路

103 アナログ/ディジタル変換回路

104 同期信号分離回路

105 CPU

106 表示制御回路

107 ビデオRAM

108 FIFO (First In First Out) メモリ

109 デジタル/アナログ変換器

110 映像モニタ

201 輝度信号/色度信号分離回路

202 マトリクス回路

203 アナログ/ディジタル変換回路

204 同期信号分離回路

205 CPU

206 表示制御回路

10 207 ビデオRAM

208 FIFO (First In First Out) メモリ

209 デジタルビデオ信号切替回路

210 デジタル/アナログ変換器

210 映像モニタ

212 切替制御回路

213 リモコン

301 輝度信号/色度信号分離回路

302 マトリクス回路

303 アナログ/ディジタル変換回路

20 304 同期信号分離回路

305 CPU

306 表示制御回路

307 ビデオRAM

308 ゲート回路

309 FIFO (First In First Out) メモリ

310 ゲート回路

310 オア回路

312 デジタル/アナログ変換器

313 映像モニタ

30 314 切替制御回路

315 リモコン

315 切替回路

401 輝度信号/色度信号分離回路

402 マトリクス回路

403 アナログ/ディジタル変換回路

404 同期信号分離回路

405 CPU

406 表示制御回路

407 ビデオRAM

40 408 PIP (Picture In Picture) コントローラ

409 ビデオRAM

410 デジタル/アナログ変換器

411 映像モニタ

501 輝度信号/色度信号分離回路

502 マトリクス回路

503 アナログ/ディジタル変換回路

504 同期信号分離回路

505 CPU

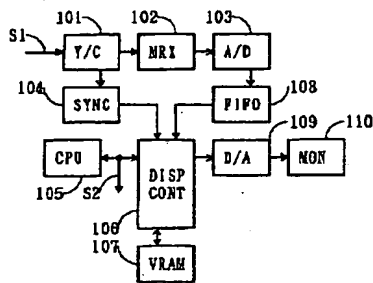
506 表示制御回路

50 507 ビデオRAM

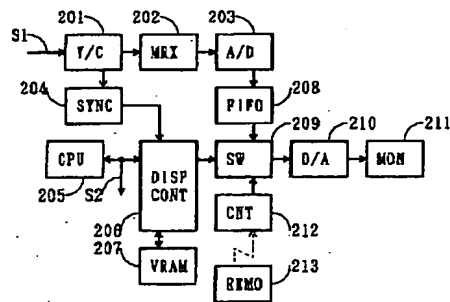
- 508 ゲート回路
 508 PIP (Picture In Picture) コントローラ
 509 ビデオRAM
 510 切換回路
 511 デジタル/アナログ変換器
 512 映像モニタ
 513 切換制御回路
 514 リモコン
 1 輝度信号/色度信号分離回路

- 2 マトリクス回路
 3 アナログ/デジタル変換回路
 4 同期信号分離回路
 5 CPU
 6 表示制御回路
 7 ビデオRAM
 8 デジタル/アナログ変換器
 9 映像モニタ

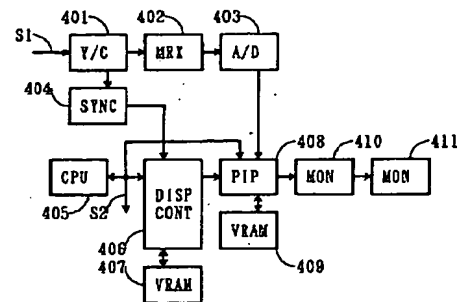
【図1】



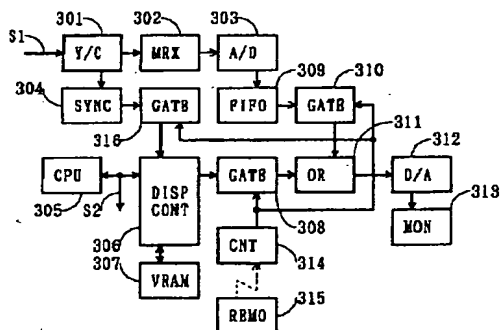
【図2】



【図4】

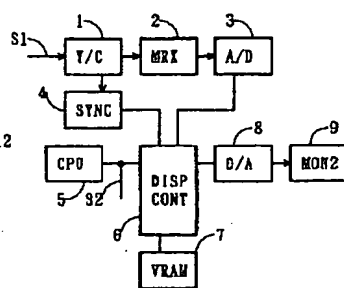
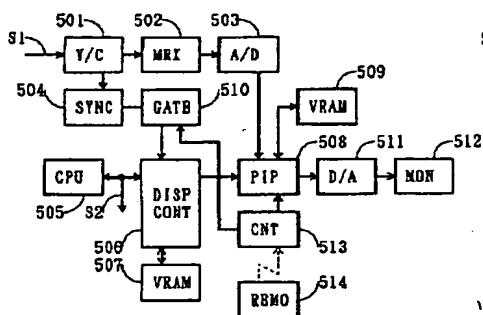


【図3】



【図5】

【図6】



フロントページの続き

(51) Int. Cl.⁶

H 0 4 N 5/268

5/44

識別記号

庁内整理番号

F I

技術表示箇所

Z